

PAT-NO: JP401309359A  
DOCUMENT-IDENTIFIER: JP 01309359 A  
TITLE: PACKAGE OF SEMICONDUCTOR ELEMENT  
PUBN-DATE: December 13, 1989

INVENTOR-INFORMATION:  
NAME  
YAMAUCHI, FUSHIMI

ASSIGNEE-INFORMATION:  
NAME COUNTRY  
NEC CORP N/A

APPL-NO: JP63141230  
APPL-DATE: June 7, 1988

INT-CL (IPC): H01L023/50, H05K001/18  
US-CL-CURRENT: 257/693, 257/779

ABSTRACT:

PURPOSE: To realize a minute pitch by making the width of a lead smaller than a thickness.

CONSTITUTION: A package of a semiconductor element is constituted of a package main body 1 and a lead 2 extracted from this main body. The lead 2 is formed in such a way that a lead width W is smaller than a lead thickness (t). A soldering operation is executed in such a way that a solder 5 is connected to sides of the lead 2 and that the solder is connected to a land 3 of a printed-circuit board 4. By this setup, a minute pitch can be realized.

COPYRIGHT: (C)1989, JPO&Japio

## ⑫ 公開特許公報(A) 平1-309359

⑤Int.Cl.<sup>4</sup>

識別記号

庁内整理番号

⑬公開 平成1年(1989)12月13日

H 01 L 23/50  
H 05 K 1/18N-7735-5F  
H-6736-5E

審査請求 未請求 請求項の数 1 (全2頁)

⑭発明の名称 半導体素子パッケージ

⑯特 願 昭63-141230

⑰出 願 昭63(1988)6月7日

⑱発 明 者 山 内 節 美 東京都港区芝5丁目33番1号 日本電気株式会社内  
⑲出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号  
⑳代 理 人 弁理士 内 原 晋

## 明 細 書

## 1. 発明の名称

半導体素子パッケージ

## 2. 特許請求の範囲

パッケージ本体と、このパッケージ本体から引き出され幅が厚さよりも薄く側面に半田付するためのリードとを含むことを特徴とする半導体素子パッケージ。

## 3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、半導体パッケージ、特に電子機器に使用される半導体素子パッケージに関する。

〔従来の技術〕

従来の半導体素子パッケージは第3図に示すように構成されリード2'が第4図に示すようにリード2'の幅Wよりもリード2'の厚さtの方がより大きくなっていた。

〔発明が解決しようとする課題〕

しかしながら、このような上述した従来の半導体素子パッケージは、リードの幅が厚さよりも大きいため細かいピッチ間隔のパッケージをつくれないという欠点がある。

〔課題を解決するための手段〕

本発明の半導体素子パッケージはリードの幅が厚さよりも小さくなって構成される。

〔実施例〕

次に、本発明の実施例について、図面を参照して説明する。

第1図は本発明の一実施例を示す部分斜視図、第2図は第1図に示す実施例の半田付状態を示す側面図である。

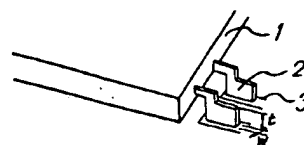
第1図に示す半導体素子パッケージはパッケージ本体1とこれから引き出されたリード2とを含んで構成される。

このリード2は、リード幅Wがリード厚さtより小さくすることで半田付はリード2の側面に半田5が接続しプリント配線板4のランド3と接続

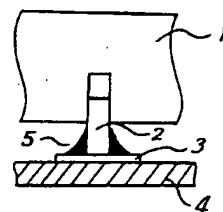
されることとなる。

## 〔發明の效果〕

本発明の半導体素子パッケージは、リード幅を細くすることで細いピッチを実現できるという効果がある。



第 1 回

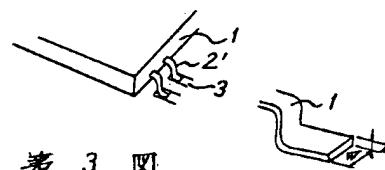


第 2 図

#### 4. 図面の簡単な説明

第 1 図は本発明の一実施例を示す部分斜視図、  
第 2 図は第 1 図に示す実施例の半田付状態を示す  
側面図、第 3 図は従来の一例を示す部分斜視図、  
第 4 図は第 3 図に示すリードの拡大斜視図である。

1 ……パッケージ本体、2, 2' ……リード、  
3 ……ランド、4 ……プリント配線板、5 ……半  
田、W ……幅、t ……厚さ。



第 3 四

第 4 回

代理人 弁理士 内 原 晋